

2.3 PCL および PCLATH

プログラムカウンタ (PC) はフェッチする命令のアドレスを指します。PC は 13 ビット幅です。下位バイトは PCL レジスタで、リード/ライトが可能です。上位バイトは PCH レジスタと呼ばれ、PC<12:8>ビットです。このバイトは直接リード/ライトを行うことができます。PCH レジスタへのライトは PCLATH レジスタを使用して行います。

2.3.1 スタック

スタックにより 8 回までのプログラムコールと割り込みを発生させることができます。スタックはプログラム実行分岐ののリターンアドレスが入ります。

ミッド・レンジのデバイスには 8 レベル× 13 ビット幅のハードウェアスタックを持っています。スタック領域はプログラム領域やデータ領域の一部ではありません。スタックポインタはリードもライトもできません。CALL 命令が実行されたときや割り込みが発生したとき、PC がスタックに「プッシュ」されます。スタックは RETURN、RETLW または RETFIE 命令の実行により「ポップ」されます。PCLATH はプッシュまたはポップの影響を受けません。

スタックが 8 回プッシュされると、9 回目のプッシュでは 1 回目のプッシュで格納された値が上書きされます。10 回目のプッシュでは 2 回目のプッシュが上書きされます (以下同様に続きます)。

2.4 プログラムメモリページング

PIC16F87X デバイスは継続した 8K ワードブロックのプログラムメモリをアドレス指定できます。CALL および GOTO 命令には 11 ビットのアドレス指定ができます。この 11 ビットのアドレス範囲によって、2K のプログラムメモリのページサイズ内での分岐ができます。CALL または GOTO 命令を実行するときは、上位 2 ビットのアドレスは PCLATH<4:3> からプログラムカウンタへロードされます。CALL または GOTO 命令の前に、ページ選択ビットを設定して、分岐先のページをアドレス指定するようにします。CALL 命令 (または割り込み) が実行されたとき、13 ビットのプログラムカウンタがスタックにプッシュします。したがって、リターン命令 (スタックからアドレスをポップする) ときは、PCLATH<4:3> ビットの操作は不必要です。

2.5 間接アドレス指定: INDF と FSR レジスタ

INDF は物理的には存在しないレジスタです。INDF へのアクセスは、実際には FSR レジスタ (FSR はポインタ) の値のアドレスのレジスタをアクセスします。これが間接アドレス指定です。

例 2-1: 間接アドレス指定

- レジスタ番地 05 には値 10h が入っています
- レジスタ番地 06 には値 0Ah が入っています
- 値 05 を FSR レジスタにロードします
- INDF をリードすると 10h がリードされます
- FSR レジスタの値をインクリメントします (FSR=06)
- INDF をリードすると 0Ah がリードされます

INDF 自体を間接的にリードすると (FSR=0)、00h がリードされます。INDF レジスタへ間接的に書き込むと、ノオペレーションになります。(ただし、STATUS ビットは影響を受けることがあります。)

間接アドレッシングを使用して RAM 番地 20h-2Fh を初期化する簡単なプログラムを例 2-2 に示します。

PIC16F87X

例 2-2: 間接アドレス指定を使用した RAM の初期化

```

movlw 0x20 ;initialize pointer
movwf FSR ; to RAM
NEXT  clrf INDF ;clear INDF register
      incf FSR ;inc pointer
      btfss FSR,4 ;all done?
      goto NEXT ;NO, clear next

CONTINUE
      : ;YES, continue

```

有効な 9 ビットアドレスは、[図 2-13](#) に示すように、8 ビットの FSR レジスタと IRP ビット (STATUS<7>) が連結されています。

図 2-13: 直接/間接アドレッシング

