

## 13.0 命令セット

PIC16CXXX の命令はすべて 14 ビットワードで、命令のタイプを表すオペコード部と、その他の命令の動作を表す 1 つ以上のオペランド部からできています。表 13-2 では、PIC16CXXX の命令セットを、**バイト対応**、**ビット対応**、**リテラルおよびコントロール**に分類しています。表 13-1 には、OPECODE のフィールドを説明しています。

**バイト対応**命令では、'f' をファイルレジスタ指名子、'd' を結果格納先指名子として使用します。ファイルレジスタ指名子では、命令で使用するファイルレジスタを指定します。

結果格納先指名子では、命令の実行結果を格納する場所を指定します。'd' が 0 の場合、結果は W レジスタに格納されます。'd' が 1 の場合、結果は命令で指定されたファイルレジスタに格納されます。

**ビット対応**命令では、ビット番号指名子 'b' を使って、この命令実行によって影響を受けるビットの番号を選択します。また、ファイルレジスタ指名子 'f' を使って、そのビットが置かれているファイルレジスタのアドレスを指定します。

**リテラルおよびコントロール**動作では、'k' を使って 8 ビットまたは 11 ビットの定数やリテラルを指定します。

表 13-1 OPCODE フィールドの説明

フィールド	説明
f	ファイルレジスタのアドレス (0x00 から 0xF)
W	ワーキングレジスタ (アキュムレータ)
b	8 ビットファイルレジスタ内のビットアドレス
k	リテラル、定数またはラベル
x	無効 (= 0 または 1) アセンブラは x = 0 としてコードを生成。すべてのソフトウェアツールとの互換性を確保するために x = 0 を推奨します。
d	結果格納先指名子; d = 0 (結果は W に格納) d = 1 (結果はファイルレジスタ 'f' に格納) デフォルトは d = 1
PC	プログラムカウンタ
TO	タイムアウトビット
PD	パワーダウンビット

命令セットは高い直交性を持っていて、次の 3 つの基本カテゴリーに分類されます。

- ・ **バイト対応**の命令
- ・ **ビット対応**の命令
- ・ **リテラルおよびコントロール**命令

すべての命令は 1 命令サイクルで実行されますが、命令を実行した結果、条件付きテストの結果が真となったり、プログラムカウンタを変更すると、NOP として実行された 2 番目のサイクルとともに、2 サイクルかかります。1 命令サイクルは、4 オシレータ周期です。したがって、オシレータ周波数が 4MHz の場合、命令実行時間は 1 μ 秒になります。命令を実行した結果、条件付きテストが真になったり、プログラムカウンタを変更した場合は、命令実行時間は 2 μ 秒になります。

表 13-2 は、MPASM アセンブラの命令リストです。

図 13-1 に、命令の一般的なフォーマットを示します。

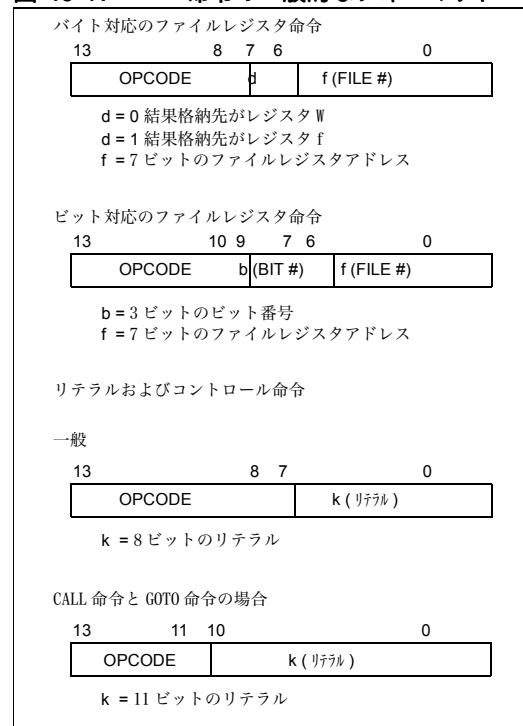
**注意：** 将来の PIC16CXX 製品との上位互換性を維持するために、OPTION 命令と TRIS 命令は使用しないでください。

例では、次のフォーマットで 16 進数を表します。

0xhh

上記の "h" は 16 進数を表します。

図 13-1: 命令の一般的なフォーマット



各命令の説明は、PICmicro™ ミッド・レンジ・リファレンスマニュアル (DS33023) に記載されています。

# PIC16F87X

表 13-2 PIC16CXXX 命令セット

ニーモニック オペランド	説明	サイク ル数	14ビットオペコード				影響され るステー タス	注意	
			MSb		LSb				
バイト対応のファイルレジスタ命令									
ADDWF	f, d	Add W and f	1	00	0111	dfff	ffff	C,DC,Z	1,2
ANDWF	f, d	AND W with f	1	00	0101	dfff	ffff	Z	1,2
CLRF	f	Clear f	1	00	0001	1fff	ffff	Z	2
CLRWF	-	Clear W	1	00	0001	0xxx	xxxx	Z	
COMF	f, d	Complement f	1	00	1001	dfff	ffff	Z	1,2
DECf	f, d	Decrement f	1	00	0011	dfff	ffff	Z	1,2
DECFSZ	f, d	Decrement f, Skip if 0	1(2)	00	1011	dfff	ffff		1,2,3
INCF	f, d	Increment f	1	00	1010	dfff	ffff	Z	1,2
INCFSZ	f, d	Increment f, Skip if 0	1(2)	00	1111	dfff	ffff		1,2,3
IORWF	f, d	Inclusive OR W with f	1	00	0100	dfff	ffff	Z	1,2
MOVF	f, d	Move f	1	00	1000	dfff	ffff	Z	1,2
MOVWF	f	Move W to f	1	00	0000	1fff	ffff		
NOP	-	No Operation	1	00	0000	0xx0	0000		
RLF	f, d	Rotate Left f through Carry	1	00	1101	dfff	ffff	C	1,2
RRF	f, d	Rotate Right f through Carry	1	00	1100	dfff	ffff	C	1,2
SUBWF	f, d	Subtract W from f	1	00	0010	dfff	ffff	C,DC,Z	1,2
SWAPF	f, d	Swap nibbles in f	1	00	1110	dfff	ffff		1,2
XORWF	f, d	Exclusive OR W with f	1	00	0110	dfff	ffff	Z	1,2
ビット対応のファイルレジスタ命令									
BCF	f, b	Bit Clear f	1	01	00bb	bfff	ffff		1,2
BSF	f, b	Bit Set f	1	01	01bb	bfff	ffff		1,2
BTFSC	f, b	Bit Test f, Skip if Clear	1(2)	01	10bb	bfff	ffff		3
BTFSS	f, b	Bit Test f, Skip if Set	1(2)	01	11bb	bfff	ffff		3
リテラルおよびコントロール命令									
ADDLW	k	Add literal and W	1	11	111x	kkkk	kkkk	C,DC,Z	
ANDLW	k	AND literal with W	1	11	1001	kkkk	kkkk	Z	
CALL	k	Call subroutine	2	10	0kkk	kkkk	kkkk		
CLRWDT	-	Clear Watchdog Timer	1	00	0000	0110	0100	$\overline{TO,PD}$	
GOTO	k	Go to address	2	10	1kkk	kkkk	kkkk		
IORLW	k	Inclusive OR literal with W	1	11	1000	kkkk	kkkk	Z	
MOVLW	k	Move literal to W	1	11	00xx	kkkk	kkkk		
RETFIE	-	Return from interrupt	2	00	0000	0000	1001		
RETLW	k	Return with literal in W	2	11	01xx	kkkk	kkkk		
RETURN	-	Return from Subroutine	2	00	0000	0000	1000		
SLEEP	-	Go into standby mode	1	00	0000	0110	0011	$\overline{TO,PD}$	
SUBLW	k	Subtract W from literal	1	11	110x	kkkk	kkkk	C,DC,Z	
XORLW	k	Exclusive OR literal with W	1	11	1010	kkkk	kkkk	Z	

- 注意 1: I/O レジスタがその同じ I/O レジスタにより変更する場合、(MOVE、PORTB、1 など)、ピンの入力レベルが使用されます。例えば、入力ピンのデータラッチが '1'、そのピンが外部デバイスにより Low レベルとなっているとき、データラッチには '0' がライトされます。
- 2: この命令を TMRO レジスタに対して実行すると (かつ、結果格納先 d の指定が可能なときには d=1 が指定されていると)、TMRO モジュールに割り当てられているプリスケアラがクリアされます (プリスケアラが TMRO に割り当てられているときのみ)。
- 3: プログラムカウンタ (PC) を変更したり、条件付きテストの結果が真になると、命令実行は 2 サイクルかかります。2 番目のサイクルは NOP として実行されます。