

## 8.0 キャプチャ/コンペア/PWM (CCP) モジュール

各 CCP (キャプチャ/コンペア/PWM) モジュールには 16 ビットのキャプチャレジスタ、16 ビットのコンペアレジスタまたは PWM マスター/スレーブ・デューティ・サイクルレジスタとして動作できる 16 ビットのレジスタがあります。表 8-1 に CCP モジュールモードのタイマー・リソースを示します。

CCP1 はスペシャル・トリガを除けば CCP2 と同様です。したがって、CCP1 のみについて説明します。

表 8-2 に二つの CCP モジュールを動作させたときの注意点を示します。

### CCP1 モジュール

キャプチャ/コンペア/PWM レジスタ 1 (CCP1) は 2 つの 8 ビットレジスタ、CCP1L (ロー・バイト) と CCP1H (ハイ・バイト) で構成されます。CCP1CON レジスタは CCP1 の動作を制御します。すべてのレジスタはリードおよびライトが可能です。

### CCP2 モジュール

キャプチャ/コンペア/PWM レジスタ 2 (CCP2) は 2 つの 8 ビットレジスタ、CCP2L (ロー・バイト) と CCP2H (ハイ・バイト) で構成されます。CCP2CON レジスタは CCP2 の動作を制御します。すべてのレジスタはリードおよびライトが可能です。

CCP モジュールに関する更に詳しい説明は、PICmicro™ ミッド・レンジ リファレンスマニュアル (DS33023) を参照してください。

表 8-1 CCP モード - タイマーのリソース

CCP モード	タイマーリソース
キャプチャ コンペア PWM	タイマ 1 タイマ 1 タイマ 2

表 8-2 2 つの CCP モジュールを動作させたときの注意点

CCPx モード	CCPy モード	注意点
キャプチャ	キャプチャ	同じ TMR1 タイムベースになります。
キャプチャ	コンペア	コンペアはスペシャル・イベント・トリガ用に構成されたとき、TMR1 をクリアする。
コンペア	コンペア	コンペアはスペシャル・イベント・トリガ用に構成されたとき、TMR1 をクリアする。
PWM	PWM	2 つの PWM は同じ周波数を持ち、レートを更新する (TMR2 割り込み)。
PWM	キャプチャ	なし
PWM	コンペア	なし

図 8-1: CCP1CON レジスタ (アドレス 17h) / CCP2CON レジスタ (アドレス 1Dh)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	CCPxX	CCPxY	CCPxM3	CCPxM2	CCPxM1	CCPxM0	
bit7								bit0
bit 7-6: なし : 0 とリードされる bit 5-4: <b>CCPxX:CCPxY</b> : PWM 最下位ビット キャプチャモード: 未使用 コンペアモード: 未使用 PWMモード: これらのビットは PWM デューティサイクルの 2LSb です。8MSb は CCPxL に割り当てられています。 bit 3-0: <b>CCPxM3:CCPxM0</b> : CCPx モードセレクトビット 0000 = キャプチャ/コンペア/PWM オフ (CCPx モジュールをリセットする) 0100 = キャプチャモード、立ち下がりエッジごと 0101 = キャプチャモード、立ち上がりエッジごと 0110 = キャプチャモード、立ち上がりエッジ 4 回ごと 0111 = キャプチャモード、立ち上がりエッジ 16 回ごと 1000 = コンペアモード、一致時に出力をセット (CCPxIF ビットをセットする) 1001 = コンペアモード、一致時に出力をクリア (CCPxIF ビットをセットする) 1010 = コンペアモード、一致時にソフトウェア割り込みを生成 (CCPxIF ビットをセット、CCPx ピンには影響しない。) 1011 = コンペアモード、スペシャル・イベント・トリガ (CCPxIF ビットをセット; CCP1 は TMR1 をリセット、CCP2 は TMR1 をリセットして A/D 変換を開始する (A/D モジュールがイネーブルの場合)) 11xx = PWM モード								

R = リード可能ビット  
 W = ライト可能ビット  
 U = なし、0 とリードされる  
 -n = POR リセットでの値

# PIC16F87X

## 8.1 キャプチャモード

キャプチャモードでは CCP1H:CCP1L は RC2/CCP1 ピンでイベントが発生すると、16 ビット値の TMR1 レジスタをキャプチャします。イベントは次のように定義されます。

- 立ち下がりエッジごと
- 立ち上がりエッジごと
- 立ち上がりエッジ 4 回ごと
- 立ち上がりエッジ 16 回ごと

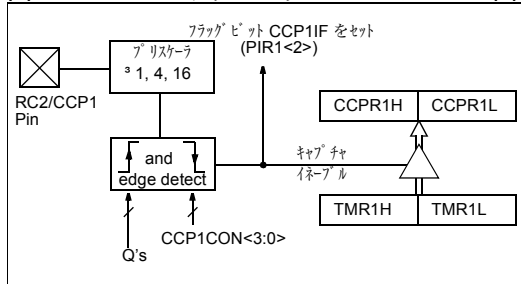
イベントはコントロールビット CCP1M3:CCP1M0 (CCP1CON<3:0>) により選択されます。キャプチャが発生すると、割り込み要求フラグビット CCP1IF (PIR1<2>) がセットされます。このビットはソフトウェアでクリアする必要があります。CCP1 レジスタの値がリードされる前に別のキャプチャが発生すると、その前にキャプチャされた値が失われます。

### 8.1.1 CCP ピンの構成

キャプチャモードでは、RC2/CCP1 ピンは TRISC<2> ビットをセットして入力にします。

**注意：** RC2/CCP1 が出力として構成されているときは、ポートへのライトによりキャプチャが発生できません。

図 8-2: キャプチャモードのブロック図



### 8.1.2 タイマ1モードの選択

CCPモジュールがキャプチャ機能を使用するためには、タイマ1はタイマモードまたは同期カウンタモードで動作しなければなりません。非同期カウンタモードでは、キャプチャは機能しない場合があります。

### 8.1.3 ソフトウェア割り込み

キャプチャモードを途中で変更すると、不必要なキャプチャ割り込みが発生する場合があります。CCP1IE (PIE1<2>) ビットをクリアして、不必要な割り込みを防ぐようにしてください。また、そのような変更後には、フラグビット CCP1IF を、クリアしてください。

### 8.1.4 CCP プリスケアラ

4 種類のプリスケアラ設定が CCP1M3:CCP1M0 により指定されます。CCP モジュールがオフのとき、または、CCP モジュールがキャプチャモードでないときは、プリスケアラカウンタは常にクリアされます。これは、すべてのリセットがプリスケアラカウンタをクリアするということです。

1 つのキャプチャプリスケアラを別のプリスケアラに切り換えると、割り込みが発生する場合があります。また、プリスケアラカウンタがクリアされないので、最初のキャプチャがノンゼロのプリスケアラから来る場合があります。例 8-1 にキャプチャプリスケアラ間の切り替え方法の推奨例を示します。この例ではプリスケアラカウンタもクリアしますが、「偽の」割り込みが発生することはありません。

#### 例 8-1: キャプチャプリスケアラ間の変更

```
CLRF CCP1CON ;Turn CCP module off
MOVLW NEW_CAPT_PS ;Load the W reg with
; the new prescaler
; mode value and CCP ON
MOVWF CCP1CON ;Load CCP1CON with this
; value
```

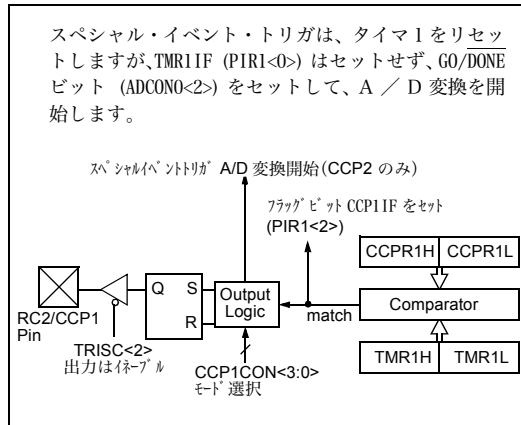
## 8.2 コンペアモジュール

コンペアモードでは16ビットのCCPR1レジスタの値は常にTMR1レジスタの値と比較されます。値が一致したとき、RC2/CCP1ピンの状態は次のようになります。

- ハイにドライブされる
- ローにドライブされる
- 不変のまま

ピンの動作は、コントロールビット CCP1M3:CCP1M0 (CCP1CON<3:0>) の値により決定します。同時に、割り込みフラグビット CCP1IF がセットされます。

図 8-3: コンペアモードのブロック図



### 8.2.1 CCP ピンの構成

TRISC<2> ビットをクリアして、必ず RC2/CCP1 ピンを出力にしてください。

**注意:** CCP1CON レジスタをクリアすると、強制的に RC2/CCP1 コンペア出力ラッチがデフォルトで LOW レベルになります。この値はデータラッチではありません。

### 8.2.2 タイマ1のモード選択

CCPモジュールがコンペア機能を使用している場合は、タイマ1はタイマモードまたは同期カウンタモードで動作する必要があります。非同同期カウンタモードでは、コンペアは機能しません。

### 8.2.3 ソフトウェア割り込みモード

ソフトウェア割り込みの生成が選択された場合、CCP1ピンは影響を受けません。CCP1割り込みのみが発生します (イネーブルの場合)。

### 8.2.4 スペシャル・イベント・トリガ

このモードでは内部ハードウェア・トリガが生成されて、動作を開始するために使用される場合があります。

CCP1のスペシャル・イベント・トリガ出力により TMR1 レジスタがリセットされます。これにより、CCPR1 レジスタはタイマ1用の16ビットプログラマブル周期レジスタにすることができます。

CCP2のスペシャル・イベント・トリガは、TMR1 レジスタがリセットされ、A/D変換が開始します (A/Dモジュールがイネーブルの場合)。

**注意:** CCPモジュールからのスペシャル・イベント・トリガは、割り込みフラグビット TMR1IF (PIR1<0>) をセットしません。

表 8-3 キャプチャ、コンペア、およびタイマ1に関連するレジスタ

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR、BORでの値	他の全てのリセットでの値
0Bh, 8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSP1IF <sup>(1)</sup>	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSP1IE <sup>(1)</sup>	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
87h	TRISC	PORTC Data Direction Register								1111 1111	1111 1111
0Eh	TMR1L	16ビット TMR1 レジスタの最下位バイト用ホールディングレジスタ								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16ビット TMR1 レジスタの最上位バイト用ホールディングレジスタ								xxxx xxxx	uuuu uuuu
10h	T1CON	—	—	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--00 0000	--uu uuuu
15h	CCPR1L	キャプチャ、コンペア、PWM レジスタ 1 (LSB)								xxxx xxxx	uuuu uuuu
16h	CCPR1H	キャプチャ、コンペア、PWM レジスタ 1 (MSB)								xxxx xxxx	uuuu uuuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000

凡例: x = 不定、u = 不変 - = なし、0 とリードされる。網掛部分はキャプチャおよびタイマ1では使用しません。

注意 1: PSP1IE および PSP1IF ビットは 28 ピンデバイスでは 0 にしておいてください。

# PIC16F87X

## 8.3 PWM モード

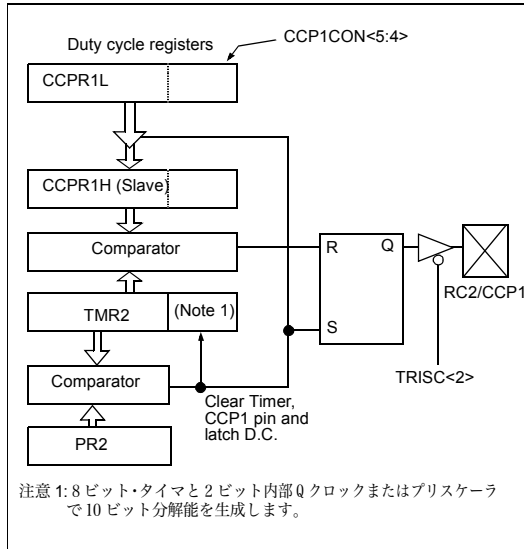
パルス幅変調 (PWM) モードでは、CCP1 ピンは最大 10 ビット分解能の PWM 出力を生成します。CCP1 ピンは PORTC データラッチとマルチプレクスされるので、TRISC<2> ビットをクリアして CCP1 ピンを出力にする必要があります。

**注意：** CCP1CON レジスタをクリアすると、CCP1 PWM 出力ラッチは強制的にデフォルトのローレベルになります。これは PORTC の I/O データラッチではありません。

図 8-4 に PWM モードでの CCP モジュールの簡単なブロック図を示します。

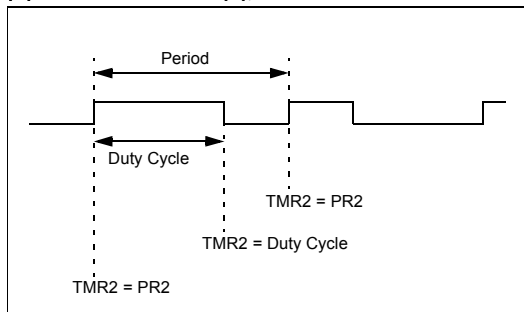
PWM 動作に関する CCP モジュールのセットアップ方法については、8.3.3 項を参照してください。

図 8-4: 簡単な PWM ブロック図



PWM 出力 (図 8-5) は出力が High の期間 (デューティサイクル)、タイムベース (周期) で構成されます。PWM の周波数は周期 (1/周期) とは逆です。

図 8-5: PWM 出力



### 8.3.1 PWM の周期

PWM の周期は PR2 レジスタの値により指定されます。PWM の周期は次の式を使って計算できます。

$$\text{PWM 周期} = [(PR2) + 1] \cdot 4 \cdot T_{osc} \cdot (\text{TMR2 プリスケアラ値})$$

PWM の周波数は  $1/[\text{PWM 周期}]$  と定義されます。

TMR2 が PR2 と等しいとき、次のインクリメントサイクルで以下の 3 点が起こります。

- TMR2 がクリアされる
- CCP1 がセットされる (例外: PWM デューティサイクル = 0% のときは CCP はセットされません)
- PWM デューティサイクルが CCPR1L から CCPR1H へラッチされる

**注意：** タイマ 2 ポストスケアラ (7.0 章) は PWM 周波数の決定には使用されません。ポストスケアラは、PWM 出力とは異なる周波数の更新レートに使用することができます。

### 8.3.2 PWM デューティサイクル

PWM デューティサイクルは CCPR1L レジスタと CCP1CON<5:4> ビットの値により指定されます。10 ビットまでの分解能があります。CCPR1L には 8 つの MSB があり、CCP1CON<5:4> には 2 つの LSB があります。この 10 ビット値は CCPR1L:CCP1CON<5:4> により表されます。次式で PWM デューティサイクルが計算できます。

$$\text{PWM デューティサイクル} = (\text{CCPR1L} : \text{CCP1CON} < 5:4 >) \cdot T_{osc} \cdot (\text{TMR2 プリスケアラ値})$$

CCPR1L と CCP1CON<5:4> はいつでもライトすることができますが、デューティ・サイクル値は PR2 と TMR2 が一致する (周期が完了する) まで CCPR1H にラッチされません。PWM モードでは、CCPR1H はリード専用レジスタです。

CCPR1H レジスタと 2 ビットの内部ラッチを使用して、PWM デューティサイクルをダブルバッファします。このダブルバッファは、グリッチのない PWM 動作には非常に重要です。

CCPR1H と 2 ビットのラッチが、内部の 2 ビット Q クロックまたは 2 ビットの TMR2 プリスケアラと結合した TMR2 と一致すると、CCP ピンがクリアされます。

所定の PWM 周波数における PWM の最大分解能 (ビット) は次のようになります。

$$= \frac{\log \left( \frac{F_{osc}}{F_{pwm}} \right)}{\log (2)} \text{ bits}$$

**注意：** PWM デューティサイクル値が PWM 周期より長い場合、CCP1 ピンはクリアされません。

PWM 周期とデューティサイクルの計算方法については、ミッド・レンジ リファレンスマニュアル (DS33023) を参照してください。

# PIC16F87X

## 8.3.3 PWM のセットアップ

CCP モジュールを PWM にセットするには、以下のステップに従います。

1. PR2 レジスタへのライトにより PWM 周期をセットします。
2. CCP1RL レジスタと CCP1CON<5:4> ビットへのライトにより PWM デューティサイクルをセットします。
3. TRISC<2> ビットをクリアすることにより CCP1 ピンを出力にします。
4. T2CON レジスタに TMR2 プリスケール値をセット、

および、タイマ 2 を動作開始します。

5. CCP1 モジュールを PWM モードします。

表 8-4 20 MHz での PWM 周波数と分解能の例

PWM 周波数	1.22 kHz	4.88 kHz	19.53 kHz	78.12 kHz	156.3 kHz	208.3 kHz
タイマ・プリスケール (1, 4, 16)	16	4	1	1	1	1
PR2 値	0xFF	0xFF	0xFF	0x3F	0x1F	0x17
最大分解能 (ビット)	10	10	10	8	7	5.5

表 8-5 PWM とタイマ 2 に関連するレジスタ

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR BOR での値	他のリセットでの値
0Bh,8Bh,10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF <sup>(1)</sup>	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE <sup>(1)</sup>	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
87h	TRISC	PORTC データ方向レジスタ								1111 1111	1111 1111
11h	TMR2	タイマ 2 モジュールのレジスタ								0000 0000	0000 0000
92h	PR2	タイマ 2 モジュールの周期レジスタ								1111 1111	1111 1111
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
15h	CCPR1L	キャプチャ / コンペア / PWM レジスタ 1 (LSB)								xxxx xxxx	uuuu uuuu
16h	CCPR1H	キャプチャ / コンペア / PWM レジスタ 1 (MSB)								xxxx xxxx	uuuu uuuu
17h	CCP1CON	—	—	CCP1X	CCP1Y	CCP1M3	CCP1M2	CCP1M1	CCP1M0	--00 0000	--00 0000

凡例: x = 不定、u = 不変、- = なし、0 とリードされます。網掛部分は PWM およびタイマ 2 では使用しません。

注意 1: PSPIE および PSPIF ビットは 28 ピンデバイスでは 0 にしておいてください。